

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-195878

(P2000-195878A)

(43) 公開日 平成12年7月14日 (2000.7.14)

(51) IntCl ⁷	識別記号	F I	キーワード (参考)
H 0 1 L	21/52	H 0 1 L 21/52	F 5 F 0 3 1
	21/68	21/68	E 5 F 0 4 7

審査請求 未請求 請求項の数6 O L (全 8 頁)

(21) 出願番号 特願平10-366800

(22) 出願日 平成10年12月24日 (1998. 12. 24)

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 徳淵 圭介

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝多摩川工場内

(72) 発明者 沼田 英夫

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝多摩川工場内

(74) 代理人 100097629

弁理士 竹村 壽

Fターム (参考) 5F031 CA02 CA13 FA01 GA08 HA05

HA13 MA22 MA34 PA13

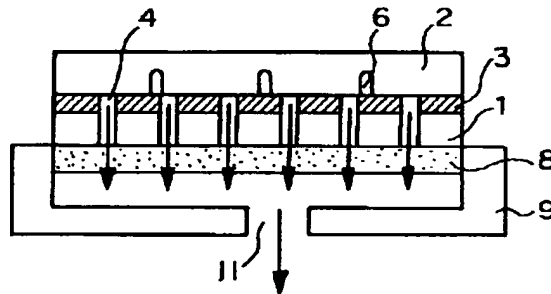
5F047 AA11 FA04 FA08

(54) 【発明の名称】 ウェーハ搬送・固定治具及び半導体装置の製造方法

(57) 【要約】

【課題】 半導体装置の組立工程におけるダイシング、裏面研削、ダイボンディングの各工程で1つの搬送・固定治具でまかなえ、且つダイボンディング工程で従来困難であった薄厚のチップの剥離にも容易に対応できるウェーハ搬送・固定治具及びこれを用いた半導体装置の製造方法を提供する。

【解決手段】 ウェーハ2と同径以上であり、板厚方向に複数の孔4が形成された薄板1と、前記薄板の片側に塗布された粘着材3とを具備するウェーハ搬送・固定治具を用い、前記粘着材により前記薄板が固着された状態で、ダイシングラインに沿って半導体素子が形成されている主面に完成時のチップ厚さよりも深い溝6が形成されている前記ウェーハの裏面をこの完成時のチップ厚さまで研削及び研磨してこのウェーハを個々のチップに分離する工程を行い、さらにチップに分離されている前記ウェーハをダイボンディング装置まで搬送する。



【特許請求の範囲】

【請求項1】 ウェーハと同径もしくはそれ以上のサイズであり、且つ板厚方向に複数の孔が形成された薄板と、前記薄板の片側に塗布された粘着材とを具備し、ウェーハの半導体素子が形成されている主面には前記粘着材により前記薄板が固着されており、この状態で、ダイシングラインに沿って前記半導体素子が形成されている主面に完成時のチップ厚さよりも深い溝が形成されている前記ウェーハの裏面をこの完成時のチップ厚さまで研削及び研磨して前記ウェーハを個々のチップに分離する工程を行うことを特徴とするウェーハ工程間の搬送・固定治具。

【請求項2】 前記薄板は、ウェーハ搬送を行う上で反り、たわみの発生が少ないことを特徴とする請求項1に記載のウェーハ搬送・固定治具。

【請求項3】 前記薄板に形成された孔は、少なくとも前記ウェーハに形成されている各チップ領域より小さく、かつ、各チップ領域に少なくとも1個は配置されていることを特徴とする請求項1に記載のウェーハ搬送・固定治具。

【請求項4】 半導体素子が形成されたウェーハのダイシングラインに沿って前記半導体素子が形成されている主面に完成時のチップ厚さよりも深い溝を形成する工程と、前記ウェーハの半導体素子が形成されている主面にウェーハ搬送・固定治具を貼り付ける工程と、前記ウェーハの裏面を前記完成時のチップ厚さまで研削及び研磨して前記ウェーハを個々のチップに分離する工程とを具備し、前記ウェーハ搬送・固定治具は、前記ウェーハと同径もしくはそれ以上のサイズであり、且つ板厚方向に複数の孔が形成された薄板と、前記薄板の片側に塗布された粘着材とを備えたことを特徴とする半導体装置の製造方法。

【請求項5】 前記薄板に形成された孔は、少なくとも前記ウェーハに形成されている各チップ領域より小さく、且つ各チップ領域に少なくとも1個配置されていることを特徴とする請求項4に記載の半導体装置の製造方法。

【請求項6】 裏面を前記完成時のチップ厚さまで研削及び研磨された前記ウェーハは、所定のチップ領域がコレットにより保持された後、前記薄板に形成された孔を介してエアが前記所定のチップ領域に吹き付けられてチップが前記薄板から分離されることを特徴とする請求項4又は請求項5に記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置の組立工程におけるウェーハの固定及びチップ分割後の次工程へのウェーハ搬送に用いる搬送・固定治具に関し、とくにダイシング工程を行った後の裏面研削工程及びダイボンディング工程において一貫して使用する搬送・固定治

具を用いた半導体装置の製造方法に関するものである。

【0002】

【従来の技術】半導体装置は、通常、設計工程、単結晶インゴットからウェーハを切り出すウェーハ形成工程、ウェーハ主面にトランジスタや集積回路などの半導体素子を形成するウェーハ処理工程、ウェーハから半導体素子が形成されたチップを分離し、各チップをそれぞれ外囲器に封止する組立工程及び検査工程などを経て製品が完成する。従来の半導体装置の組立工程では、裏面研削工程、ダイシング工程、ダイボンディング工程のそれぞれの工程でウェーハの保持にテープを用いている。ここで、裏面研削工程は、ウェーハの裏面を研削するため、半導体素子が形成されたウェーハ主面側を保護するテープを貼ってから行う。ダイシング工程は、ダイヤモンドブレードにより半導体素子上に形成されたダイシングラインを切削しチップの分割を行うために、分割されたチップの飛散防止するため、そして分割されたチップを搬送するため専用のリングにテープを用いてウェーハを固定する。

【0003】従来の半導体装置の組立工程におけるダイボンディングまでの工程は、図14に示される。まず、(1)ウェーハ処理工程において半導体素子が主面に形成されたシリコン半導体などのウェーハを用意する。そして(2)裏面研削の前段階として半導体素子が形成されているウェーハ主面に保護テープを貼り付ける。次に、(3)ウェーハの裏面を研削してウェーハをチップの厚さにする。その後、(4)ウェーハ主面に貼り付けた保護テープを剥離する。次に(5)分割されたチップの飛散を防止するため及び分割されたチップを搬送するために専用のリングが取り付けられたテープにウェーハ裏面を固定する。そして(6)固定されたウェーハに対しダイシングを行って個々のチップに分離し、個々のチップはリングに取り付けられたテープに固定する。次に(7)ダイボンディング装置(ダイボンダー)までウェーハを搬送する。そして(8)分離されたチップは、ダイボンディング装置に設けられているピックアップニードルによってテープ裏面を突き上げ、これを貫通してチップ裏面にピックアップニードルを直接接触させ、さらに持ち上げてチップをテープから引き剥がす。剥がされたチップは、コレットで表面を吸着され、その状態でリードフレームのアイランドにマウントされる。そして、ワイヤボンディングを行って、チップの各パッドとリードフレームのインナリード部とを電気的に接続し、さらにこれらを外囲器に封止する。

【0004】また、先に発明者等が提案した先ダイシング方式(特願平9-197291号)工程の流れは図15に示される。先ダイシング方式は、まず、(1)ウェーハ処理工程において半導体素子が主面に形成されたシリコン半導体などのウェーハを用意する。そして、(2)ウェーハの半導体素子が形成された主面側から先

にダイシングで求められる仕上げの厚さ以上の切り込みを入れる。この切り込みは、ダイシング専用主面側の配線パターンに形成しておいたダイシングラインをダイシング（切削）する。次に、（3）切り込みを入れたウェーハ主面側に、裏面研削時において半導体素子が形成されたウェーハ主面を保護するための保護テープを貼り付ける。（4）保護テープを貼り付けてから、ウェーハを裏面側から研削し、ダイシングで入れた切り込み点まで研削してチップ分割を行う。（5）この裏面研削で分割されたチップの集合体であるウェーハは、裏返しの状態であるため、ウェーハ裏面をフラットリングに取り付けたダイシングテープに固着させ主面側の保護テープを引き剥がして貼り替え（転写）を行う。転写では表面保護テープ付きのままウェーハ裏面側をダイシングテープに貼り付けて固定し、最後に表面保護テープを取り去る。これにより従来のダイシング工程終了後と同一の状態となる。最終的に、（6）ダイボンディングによりチップをテープから剥離させリードフレームに取り付けるか、もしくはパッケージにボンディングさせる。

【0005】

【発明が解決しようとする課題】以上説明した半導体装置の組立工程（裏面研削～ダイボンディング）で用いるテープは、チップの保護及び搬送を目的とした間材であり、テープ貼り付けや剥離の工程は付帯工程であることから、このテープ貼付が多いほど製品にかかるコストが上昇してしまう。また、裏面研削ではチップ飛びを起こさない粘着力を必要とし、ダイボンディングでは容易にテープから剥離できる粘着材が必要であるという相反する仕様を達成しなければならない。しかし、現行テープではこのような相反する要求を満足させることは困難であり、保護テープの貼り替えを行わざるを得ないという問題がある。とくにテープの張り替えでは転写される側と転写する側で粘着力の差を有する必要があるが、その差を発生させるためにはUV（紫外線硬化型）テープを用いるなどしなければならずテープのコストアップにつながっている。また、ダイボンディングでは、薄い厚さのチップをピックアップすることが困難であるという問題が生じている。本発明は、このような事情によりなされたものであり、半導体装置の組立工程におけるダイシング、裏面研削、ダイボンディングのそれぞれの工程で1

【0006】

【課題を解決するための手段】本発明は、ウェーハと同径もしくはそれ以上のサイズであり、且つ板厚方向に複数の孔が形成された薄板と、前記薄板の片側に塗布された粘着材とを具備するウェーハ搬送・固定治具を用い

て、前記粘着材により前記薄板が固着された状態で、ダイシングラインに沿って半導体素子が形成されている主面に完成時のチップ厚さよりも深い溝が形成されているこのウェーハの裏面を完成時のチップ厚さまで研削及び研磨して前記ウェーハを個々のチップに分離する工程を行い、さらにチップに分離されているウェーハをダイボンディング装置まで搬送することを特徴としている。従来技術ではダイシング工程、裏面研削工程、ダイボンディング工程のそれぞれでテープを用い、また用途に分けて多種のテープを使用していたのに対し、本発明では、全ての工程を1種類の固定治具によりまかなうことができ、これにより、テープの廃止と、テープ貼り付けを行なう際の付帯工程の削減ができる。またダイボンディング工程において従来困難であった薄膜チップの剥離にも容易に対応できる。

【0007】すなわち本発明のウェーハ搬送・固定治具は、ウェーハと同径もしくはそれ以上のサイズであり、且つ板厚方向に複数の孔が形成された薄板と、前記薄板の片側に塗布された粘着材とを具備し、ウェーハの半導体素子が形成されている主面には前記粘着材により前記薄板が固着されており、この状態で、ダイシングラインに沿って前記半導体素子が形成されている主面に完成時のチップ厚さよりも深い溝が形成されている前記ウェーハの裏面をこの完成時のチップ厚さまで研削及び研磨して前記ウェーハを個々のチップに分離する工程を行うことを特徴としている。前記薄板は、ウェーハ搬送を行う上で反り、たわみの発生が少ないようにしても良い。前記薄板に形成された孔は、少なくとも前記ウェーハに形成されている各チップ領域より小さく、かつ、各チップ領域に少なくとも1個は配置されているようにしても良い。

【0008】また本発明の半導体装置の製造方法は、半導体素子が形成されたウェーハのダイシングラインに沿って前記半導体素子が形成されている主面に完成時のチップ厚さよりも深い溝を形成する工程と、前記ウェーハの半導体素子が形成されている主面にウェーハ搬送・固定治具を貼り付ける工程と、前記ウェーハの裏面を前記完成時のチップ厚さまで研削及び研磨して前記ウェーハを個々のチップに分離する工程とを具備し、前記ウェーハ搬送・固定治具は、前記ウェーハと同径もしくはそれ以上のサイズであり、且つ板厚方向に複数の孔が形成された薄板と、前記薄板の片側に塗布された粘着材とを備えたことを特徴としている。前記薄板に形成された孔は、少なくとも前記ウェーハに形成されている各チップ領域より小さく、且つ各チップ領域に少なくとも1個配置されていても良い。裏面を前記完成時のチップ厚さまで研削及び研磨された前記ウェーハは、所定のチップ領域がコレットにより保持された後、前記薄板に形成された孔を介してエアが前記所定のチップ領域に吹き付けられてチップが前記薄板から分離されるようにしても良

い。

【0009】

【発明の実施の形態】以下、図面を参照して発明の実施の形態を説明する。まず、本発明の組立工程における一連のダイシング工程、裏面研削工程、ダイボンディング工程を図1に示される製造工程フロー図を参照して説明する。はじめに、(1)ウェーハ処理工程で形成され、トランジスタや集積回路などの半導体素子が主面に形成されたシリコン半導体などのウェーハを用意する。そして、(2)ウェーハの半導体素子が形成された主面側から先にダイシングで求められる仕上げの厚さ以上の切り込みを入れる。この切り込みは、ダイシング専用主面の配線パターンに形成しておいたダイシングラインをダイシングする。次に、(3)ウェーハ搬送・固定治具を用いて前記工程でダイシングされたウェーハを固定する。ウェーハは、半導体素子が形成されている主面側を治具に固定している。次に、(4)裏面研削装置を用いて、ウェーハ搬送・固定治具に固定されたウェーハを裏面側から研削し、ダイシングで入れた切り込み点まで研削してチップ分割を行う。(5)この裏面研削で分割されたチップの集合体であるウェーハは、ウェーハ搬送・固定治具に固定されたままダイボンディング装置(ダイボンダー)まで搬送する。そして、(6)分離されたチップは、ダイボンディング装置に設けられているエアー装置から発生するエアービンによって治具裏面から貫通孔を介してチップ主面を押し上げてチップを治具から引き剥がす。剥がされたチップは、コレットで表面を吸着され、その状態でリードフレームのアイランドにマウントされる。そして、ワイヤボンディング処理を行って、チップの各パッドとリードフレームのインナリード部とを電気的に接続し、さらに、これらを外囲器に封止する。チップは直接パッケージにボンディングさせることもできる。

【0010】次に、製造工程フロー図に基づいて説明した各工程を図2乃至図9を参照して詳細に説明する。図2は、ウェーハに切り込みを入れる工程を示すウェーハ断面図である。ウェーハ2主面には、ウェーハ処理工程で形成されたトランジスタや集積回路などの半導体素子が主面にパターンニングされている。ウェーハ主面側からダイシングで求められる仕上げの厚さ以上の切り込み6を入れる。この切り込みは、ダイシング専用主面の配線パターンに形成しておいたダイシングラインをダイシングするものである。ウェーハ2は、ダイシング装置のチャックテーブル5に真空その他の方法で吸着して固定する。この状態でダイシング用ブレード7を所定の回転数を選択して回転させ、切削水を掛けながら所定の深さまで溝6を切り込む。溝6の深さは、完全なチップ分離が可能ないように完成時のチップ厚さより少なくとも5μm深くすることができる。その後ウェーハ2の洗浄処理及び乾燥処理を行う。

【0011】次に、ウェーハ搬送・固定治具を用いて前記工程でダイシングされたウェーハを固定する。図3は、ウェーハ搬送・固定治具の斜視図である。この治具はウェーハのサイズ及び形状に合わせて形が決まる。図3に示すように、6インチ(15.24cm)のウェーハに合わせるように、例えば、この大きさかこれより幾分大きいサイズの円板状の薄板(以下、プレートという)1を用いる。プレートは、素材として、例えば、SUS、303、304などのステンレスやその他の鉄もしくはその合金又は鉄以外の金属とその合金など、又は硬化樹脂(プラスチック等)を用いることができる。プレート1の厚さは、その機械的強度を考慮して1mm程度である。このプレート1には厚さ方向に複数の貫通孔4が形成されている。これは、ウェーハを吸引するための吸引孔の役割を果たすと共に、ウェーハを押し上げるエアービンが通る孔として用いられる。貫通孔4の直径は、0.1~0.8mm程度、好ましくは0.3~0.6mm程度が適当である。貫通孔は小さすぎると好ましくなく、範囲を越えて大きくても吸引力が大きくなってウェーハに局所的に力が作用して破損することが多くなる。貫通孔は、プレートのほぼ全面に均一に配置されている。

【0012】そして、ウェーハがチップ形状に区画したときに、すべてのチップは、必ず少なくとも1つの貫通孔に対向するように配置構成されている。また、プレートの貫通孔間の間隔は、0.1~0.15mmが適当である。このような構成は、ウェーハを損傷せずに吸着することができること及びチップをエアーの押圧力(エアービン)で効率的に押し上げることができる。また、ウェーハは、140~200μm程度のものを用いているが、薄い厚さのウェーハ、例えば、10~50μm厚のものでもこの治具を用いて搬送し、固定することができる。図4は、このウェーハ搬送・固定治具を用いてウェーハを固定した状態を示す断面図である。この時のウェーハ2は、半導体素子が形成されている主面に切り込み溝6が形成され、裏面が上を向いている。そして、ウェーハ2主面とプレート1とは、両者の間に介在するエポキシ樹脂やポリイミドなどの粘着材層3によって接合されている。ウェーハは、プレート上に塗布された弱粘性の粘着材層で保持されているため、ウェーハ搬送時にはプレートからウェーハが落下することは防止される。

【0013】次に、裏面研削によりチップの分割を行うため、研削用チャックテーブルにウェーハを固定する。図5は、裏面研削前のウェーハを固定した状態の研削用チャックテーブルの断面図である。裏面研削装置におけるウェーハの固定は、セラミックボラス板からなる吸着体による全面真空吸着で行う。ウェーハ2を固定したプレート1を固定し、裏面研削装置を構成する研削用チャックテーブル9は、セラミックスからなり、支持面の吸着体であるセラミックボラス板8を具備している。

研削用チャックテーブル9は、底部に吸引孔11を有しており、そこから図の矢印に示すように真空引きを行って内部を真空にしている。この真空力によってプレート1は、吸着固定されている。裏面研削は、このようにウェーハを固定してから行われる。プレートに空けられた孔によりウェーハが吸着されてプレート上に強く固定され研削時の負荷によってもチップ飛びを引き起こすことはない。

【0014】図10は、裏面研削工程の断面図である。プレート1により支持されたウェーハ2は、研削用チャックテーブル9により固定されている。この状態で研削用チャックテーブル9と研削用砥石10とは回転され、研削用砥石10は回転しながら降下し、ウェーハ2の裏面を研削していく。研削方法としてはインフィールド研削、スルーフィード研削のいずれの方法を用いても良い。ウェーハ2の裏面を切り込み溝6に達するまで削ると、ウェーハ2は、ここのチップに分割される。ここでは、ウェーハ2が個々のチップに分割された後も研削を続け、少なくとも5 μ m以上研削及び研磨を続けても良い。これによって、ダイシングによって形成された面と研削及び研磨によって形成された面とが交わる部分にチップングが発生しても、この領域を研削及び研磨によって除くことができる。研削及び研磨量は、ウェーハの厚さや完成時のチップの厚さ等を考慮して任意に設定することができる。

【0015】図6は、裏面研削によりチップ領域毎に分離したウェーハを研削用チャックテーブルに固定した状態を示す断面図である。研削用チャックテーブル9は、底部に吸引孔11を有しており、そこから図の矢印に示すように真空引きを行って内部を真空にしている。この真空力によってプレート1は、吸着固定されている。そして、プレート1には粘着材層3によってウェーハを構成していた複数のチップ12が個別に接着されている。この裏面研削で分割されたチップ12の集合体は、裏面研削装置の研削用チャックテーブル9からはその真空破壊により解放される。そして、複数のチップ12は、プレート1上に粘着材層3で固定されたままの状態ダイボンディング装置へ搬送される。この時、各チップは、プレート上の弱粘性の粘着材層のみにより固定され搬送時のチップ飛びを防止している。ダイボンディング装置ではプレートよりチップを剥離し、このチップをリードフレームもしくはパッケージに接着させている。

【0016】図7は、ダイボンディング装置においてチップをプレートから剥離する状態を説明する断面図である。複数のチップ12の内、所定のチップ12'が配置されているプレート9の領域にバックアップホルダー14を密着させる。バックアップホルダー14は、プレート1との接触面に通気性のセラミックボラス板15を備え、底面に貫通孔16を有している。ダイボンディング装置に設けられているエアー装置（図示せず）から発

生するエアーを外部から矢印のようにバックアップホルダー14内部に吹き付けると、エアーは、エアーピン17として通気性を有するセラミックボラス板15を通過し、プレート1の貫通孔4を介してチップ2主面を押し上げてチップ2をプレート1から引き剥がす。プレート1から分離したチップ12'は、コレット13で表面（すなわち裏面）を吸着される。コレット13は、チップ反転機構を備えており、下向きの吸着面が上向きになるように反転する。この状態でチップ空中受け渡し機構を用いて、チップ12'は、別のコレット（図示せず）に持ち換えられる。これによって、別のコレットに吸着されたチップ12'は、主面がこのコレットに吸着され、裏面が下向きになる。この別のコレットは、チップ12'をリードフレームに搭載させる。

【0017】図11は、プレート1から分離されたチップ12'を搭載するリードフレーム18の平面図である。リードフレーム18は、フレームによって支持された4角の吊りピン20で支持されたアイランド19と、同じく一端がフレームによって支持され、他端がアイランド19に対向配置されているリード21とを備えている。アイランド19の表面にはディスベンサから供給された導電性ペーストが塗布されている。チップ12'は、このアイランド19上に搭載され、導電ペーストにより固定される。

【0018】図12は、本発明の半導体装置の製造方法により得られた半導体装置の断面図である。図11に示すようにチップ12'は、あらかじめ接着固定用の導電ペーストを塗布したアイランド19にダイボンディングする。金-シリコン共晶を用いてマウントしたり、ウェーハの裏面に金属の薄膜を真空蒸着しておき、さらにハンダを用いてマウントすることもできる。アイランド19に導電ペースト22を用いて固定されたチップ12'の各パッドとリードフレーム18の各リード21とはそれぞれボンディングワイヤ23により電氣的に接続される。そして、チップ12'、アイランド19、リード21の一部及び導電ペースト22は、エポキシ樹脂などの樹脂封止体24に封止される。その後樹脂封止体24に接続しているリードフレーム18を切断除去し、リードフォーミングして製品を完成させる。チップは、直接パッケージにボンディングさせることもできる。

【0019】図13は、本発明の半導体装置の製造方法により得られた他の半導体装置の断面図である。半導体装置は、LOC(Lead On Chip)パッケージに適用したものである。LOCパッケージの場合、図7に示すように、コレットに吸着されたチップ12'は、リードフレーム25のリード26に接着テープ27により固着される。チップ12'の各パッドとリードフレーム25の各リード26とはそれぞれボンディングワイヤ28により電氣的に接続される。そして、チップ12'、接着テープ27、リード26の一部及びボンディングワイヤ28

は、エポキシ樹脂などの樹脂封止体29に封止される。その後樹脂封止体29に接続しているリードフレーム25を切断除去し、リードフォーミングして製品を完成させる。従来方式では、ピックアップニードルを用いて裏面より突き上げを行っていたが、この方式では接触点に応力が集中しチップ割れを引き起こし易いが、本発明のようにプレートに空けられた孔からエアーを吹き付ける方式では、プレートに空けた孔全面に均一の圧力をかけることで応力の集中を回避できる。

【0020】また、同時にチップ上部よりコレットの真空吸着を行うのでプレートからチップ剥離を起こし易くすることができる。また、本発明では、ウェーハ搬送・固定治具であるプレートに形成されている孔（貫通孔）は、図3に示すように円形図8に示すように十字形であっても良いし、図9に示すように四角形であっても良い。さらに、楕円形など孔の形状にはとくに限定はない。

【0021】

【発明の効果】従来技術では半導体組立工程のダイシング、裏面研削、ダイボンディングの各工程で保護テープを用い、また用途に分けて多種のテープを使用していたのに対し、本発明では上記全ての工程を1種類の搬送・固定治具により賄うことができる。その結果テープの廃止と、テープ貼付をおこなっていた付帯工程の削減が可能になり、製造工程が容易になる。また、ダイボンディング工程において従来困難であった薄型のチップの剥離にも容易に対応することができる。

【図面の簡単な説明】

【図1】本発明の半導体装置の組立工程を説明する工程フロー図。

【図2】本発明の半導体装置のダイシング工程を説明する断面図。

【図3】本発明のウェーハ搬送・固定治具を構成するプレートの斜視図。

【図4】本発明のプレートにより固定されたウェーハの断面図。

【図5】本発明のプレートにより固定された研削前のウ

ェーハを搭載する裏面研削装置の断面図。

【図6】本発明のプレートにより固定された研削後のウェーハを搭載する裏面研削装置の断面図。

【図7】本発明のダイボンディング装置においてチップ剥離を説明する断面図。

【図8】本発明のウェーハ搬送・固定治具を構成するプレートの斜視図。

【図9】本発明のウェーハ搬送・固定治具を構成するプレートの斜視図。

【図10】本発明の半導体装置の裏面研削工程を説明する断面図。

【図11】本発明のチップを搭載したリードフレームの平面図。

【図12】本発明の製造方法により得られる半導体装置の断面図。

【図13】本発明の製造方法により得られる半導体装置の断面図。

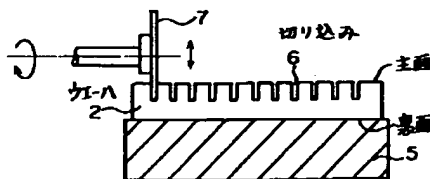
【図14】従来の半導体装置の組立工程を説明する工程フロー図。

【図15】従来の半導体装置の組立工程を説明する工程フロー図。

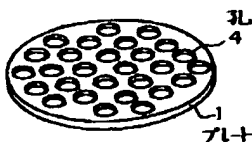
【符号の説明】

1・・・薄板（プレート（ウェーハ搬送・固定治具））、2・・・ウェーハ、3・・・粘着材層、4・・・孔（貫通孔）、5・・・ダイシング用チャックテーブル、6・・・切り込み溝、7・・・ダイシング用ブレード、8・・・セラミックボラス板、9・・・研削用チャックテーブル、10・・・研削用砥石、11・・・吸引孔、12、12'・・・チップ、13・・・コレット、14・・・バックアップホルダー、15・・・セラミックボラス板、16・・・貫通孔、17・・・エアーピン、18、25・・・リードフレーム、19・・・アイランド、20・・・吊りピン、21、26・・・リード、22・・・導電ペースト、23、28・・・ボンディングワイヤ、24、29・・・樹脂封止体、27・・・接着テープ。

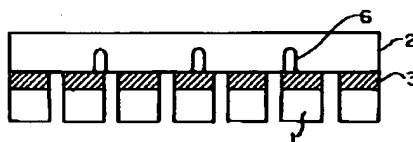
【図2】



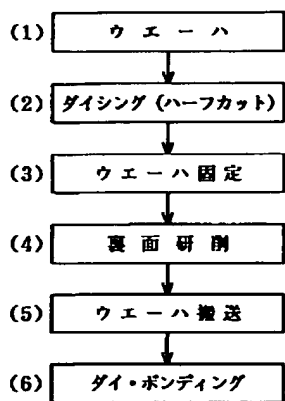
【図3】



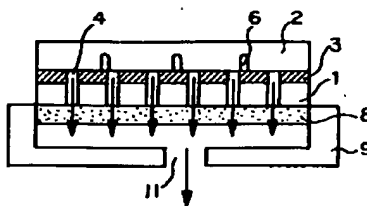
【図4】



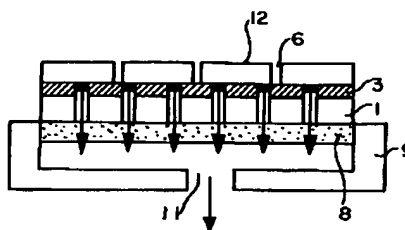
【図1】



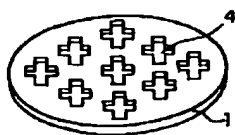
【図5】



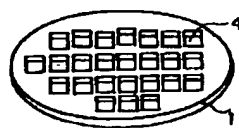
【図6】



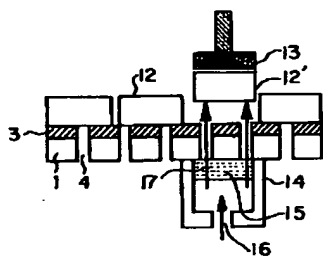
【図8】



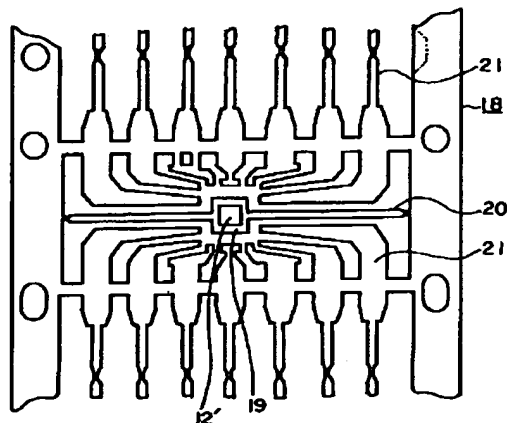
【図9】



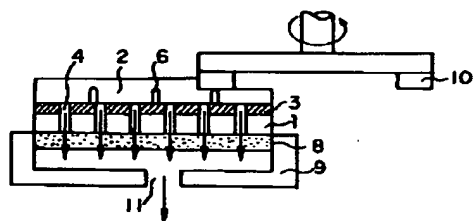
【図7】



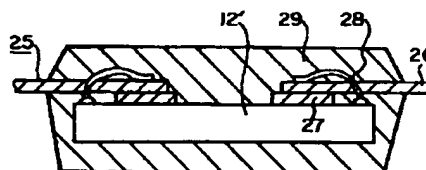
【図11】



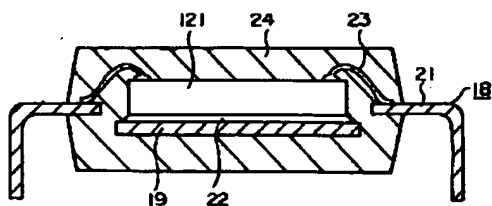
【図10】



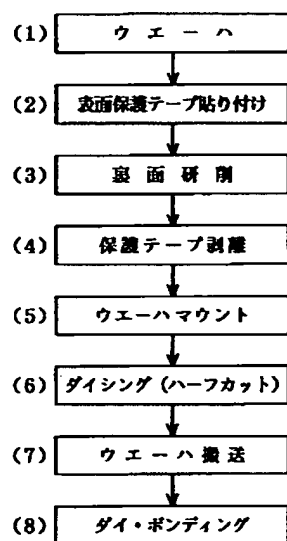
【図13】



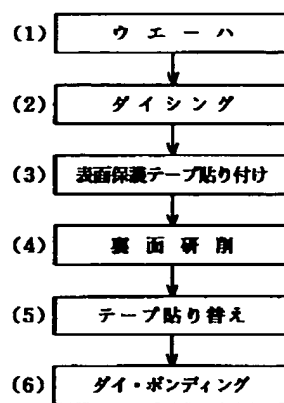
【図12】



【図14】



【図15】



AT-NO: JP02000195878A

DOCUMENT-IDENTIFIER: JP 2000195878 A

TITLE: WAFER TRANSFER/FIXING JIG AND MANUFACTURE OF
SEMICONDUCTOR DEVICE

PUBN-DATE: July 14, 2000

INVENTOR-INFORMATION:
NAME COUNTRY
TOKUBUCHI, KEISUKE N/A
NUMATA, HIDEO N/A

ASSIGNEE-INFORMATION:
NAME COUNTRY
TOSHIBA CORP N/A

APPL-NO: JP10366800

APPL-DATE: December 24, 1998

INT-CL (IPC): H01L021/52, H01L021/68

ABSTRACT:

PROBLEM TO BE SOLVED: To provide a wafer transfer/fixing jig, with which dicing, rear-surface grinding and die bonding steps in assembling steps of a semiconductor device can be carried out and which can easily peel off a thin chip, which was difficult in the bonding step in prior arts, and to provide a method for manufacturing the device.

SOLUTION: This wafer transfer/fixing jig which has a thin plate 1 having the same diameter as a wafer 2 and formed therein with a plurality of holes 4 in the plate thickness direction and having an adhesive material 2 coated on one side of the thin plate is used, the rear surface of the wafer having grooves 6 deeper than the thickness of a completed chip in the main surface of a semiconductor element formed along a dicing line is ground and polished down to the thickness of the completed chip, the wafer is divided into individual chips, and the separated chips of the wafer are transferred to a die-bonding device. COPYRIGHT: (C)2000,JPO